

サンヨー LCDモジュール DM2021 ピンコネクション

1 : GND	2 : +5V
3 : V5	4 : RS
5 : R/W	6 : E
7 : D0	8 : D1
9 : D2	10 : D3
11 : D4	12 : D5
13 : D6	14 : D7

20x2行

電源電圧	$V_{CC} = +5V$
液晶駆動電圧	$V_{CC} - 1.3 \sim 5V \sim V_{CC} + 0.3V$
RS	: レジスタ選択信号
R/W	: 読みだし/書込み信号
E	: 動作起動信号
D0 ~ D7	: スリーステート双方向データバス 4bit/8bit

HD44780(LCD-II)

ドットマトリクス液晶表示コントローラドライバ

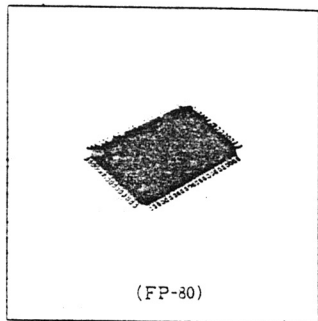
LCD-II は、英数字、カナ文字、記号を表示するドットマトリクス液晶表示コントローラドライバLSIです。4ビットまたは8ビットのマイクロコンピュータまたはマイクロプロセッサのコントロールの下で、ドットマトリクス液晶表示を駆動します。ドットマトリクス液晶表示駆動に必要な機能をすべて1チップに内蔵していますので、LCD-IIを使用することにより、少いチップ構成でドットマトリクス液晶表示のシステムを実現することができます。

LCD-IIはCMOSプロセスで作られていますので、CMOSのマイクロコンピュータまたはマイクロプロセッサと組み合わせることにより液晶表示の低消費電力性を生かして、持ち運び可能な電池駆動の機器を実現することができます。

■特長

- 5×7および5×10ドットマトリクス液晶表示コントローラドライバ
- 4ビットおよび8ビットMPUとインタフェース可能
- 表示データRAM……80×8ビット；最大80桁
- キャラクタジェネレータROM……7200ビット；文字フォント5×7ドット160種と文字フォント5×10ドット32種 合計192種
- キャラクタジェネレータRAM……64×8ビット；文字フォント5×7ドット8種または文字フォント5×10ドット4種
- 表示データRAM、キャラクタジェネレータRAM共MPUから読み出し可能
- 液晶表示駆動回路内蔵
コモン信号 16本
セグメント信号 40本（液晶ドライバHD44100Hにより、外部に360セグメント拡張可能）
- デューティ比（プログラムで選択可能）
1/8 デューティ；5×7ドット+カーソル 1行
1/11デューティ；5×10ドット+カーソル 1行
1/16デューティ；5×7ドット+カーソル 2行
- 最大表示桁数

表示行数	デューティ	セグメント拡張	LCD II	HD44100H	表示桁数
1行表示	1/8, 1/11デューティ	無	1個	—	3桁×1行
		有	1個	9個(8桁/個)	80桁×1行
2行表示	1/16デューティ	無	1個	—	8桁×2行
		有	1個	4個(3桁×2行/個)	40桁×2行



■ピン配置



- 豊富なインストラクション機能
表示クリア、カーソルホーム、表示オン/オフ、カーソルオン/オフ、表示文字ブリンク、カーソルシフト、表示シフト
- 電源オン時のリセット回路内蔵
- 発振器内蔵（抵抗外付またはセラミックフィルタ外付）
- 低消費電力
- 単一+5V電源
- CMOSプロセス
- 80ピンフラットプラスチックパッケージ（FP-80）

項 目	記号	測 定 条 件	min.	typ.	max.	単位	注	
ドライブ電圧降下(SEG)	V_{SEG}	$I_d = 0.05\text{mA}$	—	—	3.8	V	(10)	
入出力リーク電流	I_{L1}	$V_{i,a} = 0 \sim V_{CC}$	—	—	1	μA	(5)	
プルアップMOS電流	$-I_P$	$V_{CC} = 5\text{V}$	50	125	250	μA		
電源電流(1)	I_{CC1}	セラミックフィルタ発振 $V_{CC} = 5\text{V}$, $f_{osc} = 250\text{kHz}$	—	0.55	0.8	mA	(6)	
電源電流(2)	I_{CC2}	Rf発振, 外部クロック動作 $V_{CC} = 5\text{V}$, $f_{osc} = f_{CP} = 270\text{kHz}$	—	0.35	0.6	mA	(6), (11)	
●外部クロック動作								
外部クロック動作周波数	f_{CP}		125	250	350	kHz	(7)	
外部クロック Duty	Duty		45	50	55	%	(7)	
外部クロック立ち上がり時間	t_{rCP}		—	—	0.2	μs	(7)	
外部クロック立ち下がり時間	t_{fCP}		—	—	0.2	μs	(7)	
●内部クロック動作(Rf発振)								
クロック発振周波数	f_{osc}	$R_f = 91\text{k}\Omega \pm 2\%$	190	270	350	kHz	(8)	
●内部クロック動作(セラミックフィルタ発振)								
クロック発振周波数	f_{osc}	セラミックフィルタ	245	250	255	kHz	(9)	
液晶表示電圧	V_{LCD1}	$V_{CC} - V_3$	$\frac{3}{4}$ バイアス	4.6	—	11	V	(13)
	V_{LCD2}		$\frac{1}{4}$ バイアス	3.0	—	11	V	(13)

(注1) 液晶表示出力を除く入出力端子は下記の構成となっています。

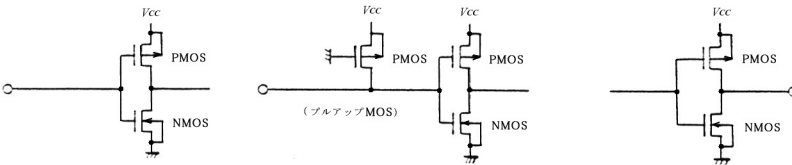
・入力端子の形状

適用端子: E (プルアップ MOS なし)

適用端子: RS, R/W (プルアップ MOS 付き)

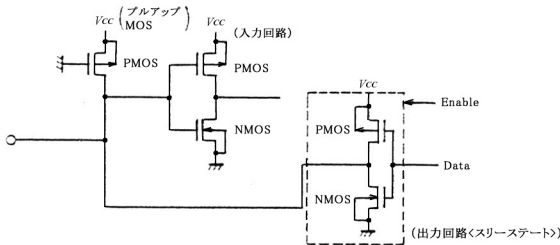
・出力端子の形状

適用端子: CL1, CL2, M, D



・入出力共通端子の形状

適用端子: DB₀ ~ DB₇



注2) 入力端子、入出力共通端子に適用します。ただし、OSC₁端子は除きます。

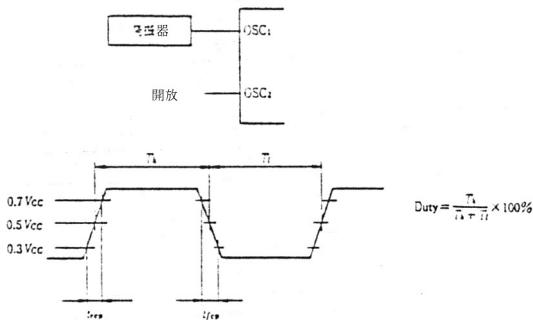
注3) 入出力共通端子に適用します。

注4) 出力端子に適用します。

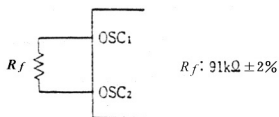
注5) プルアップ MOS および出力駆動 MOS に流れる電流は除きます。

注6) 入力部、出力部に流れる電流は除きます。CMOSは入力レベルが中間レベルをとったとき、入力回路に貫通電流が流れて電流が増加するため、入力レベルは必ず確定していなければなりません。

(注7) 外部クロック動作に適用します。

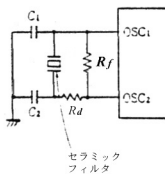


(注8) 発振抵抗 R_f を使用した場合の内蔵発振器動作に適用します。



OSC₁、OSC₂ 端子の容量によって発振周波数に変化するため、これらの端子の配線を極力早くしてください。

(注9) セラミックフィルタを使用した場合の内蔵発振器動作に適用します。



セラミックフィルタ：CSB250A (村田製作所製)

R_f ：1M Ω \pm 10%

C_1 ：680pF \pm 10%

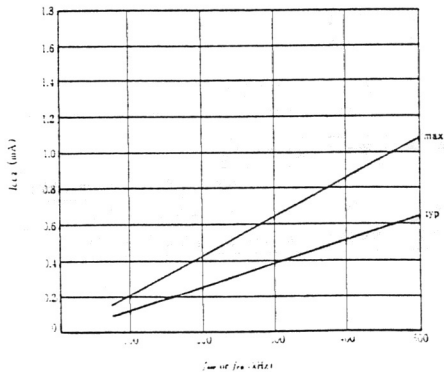
C_2 ：680pF \pm 10%

R_d ：3.3k Ω \pm 5%

注：本回路は \square 回路であり、発振特性の保証を行うものではありません。ご使用に際しては、回路定数の検討を十分に行ってください。

(注10) 全コモン信号端子と全セグメント端子に同時に I_d を流したときの V_{CC} 、 V_1 、 V_4 、 V_5 電源端子から、各コモン信号端子 (COM₁~COM₁₆) までの電圧降下 (V_{COM}) と、 V_{CC} 、 V_2 、 V_3 、 V_5 電源端子から各セグメント信号端子 (SEG₁~SEG₄₀) 間の抵抗値 (R_{SEG}) に適用します。

(注11) 動作周波数と消費電流との関係を下記に示します。($V_{CC} = 5V$)



(注12) OSC₁ 端子に適用します。

(注13) 無負荷状態において、COM、SEGの各端子出力電圧が液晶基準電圧 (V_{CC} 、 V_1 、 V_2 、 V_3 、 V_4 、 V_5) の $\pm 0.15V$ 以内である場合。

● タイミング特性
ライト動作

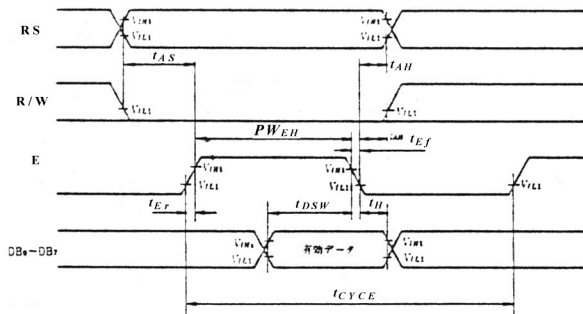


図1 バスライト動作シーケンス (MPUからHD44780へのデータ書き込み)

リード動作

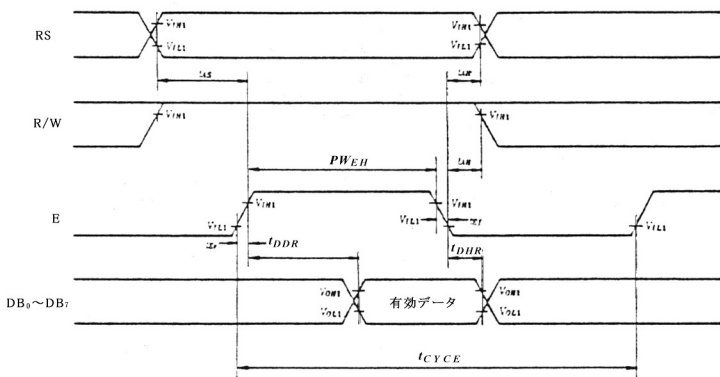


図2 バスリード動作シーケンス (HD44780からMPUへのデータ読み出し)

ドライバLSI HD44100Hとのインタフェース信号

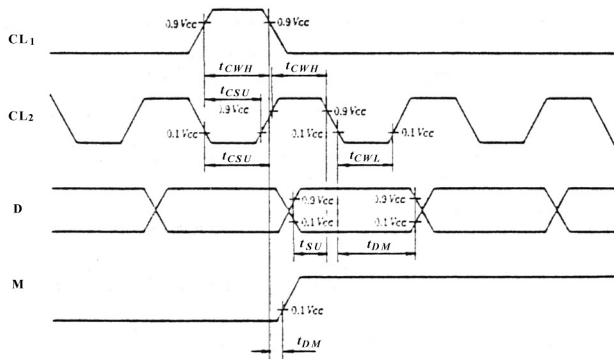


図3 ドライバLSI (HD44100Hへのデータ送り出し)

●バスタイミング特性 $V_{CC} = 5.0V \pm 10\%$, $GND = 0V$, $T_A = -20 \sim +75^\circ C$.

ライト動作シーケンス

MPUからHD44780へのデータ書き込み

項目	記号	測定条件	min.	max.	単位
イネーブルサイクル時間	t_{CYCE}	図1	1000	-	ns
イネーブルパルス幅 "High"レベル	PW_{EH}	図1	450	-	ns
イネーブル立ち上がり、立ち下がり時間	t_{Er}, t_{Ef}	図1	-	25	ns
セットアップ時間 RS, R/W -E	t_{AS}	図1	140	-	ns
アドレスホールド時間	t_{AH}	図1	10	-	ns
データセットアップ時間	t_{DSW}	図1	195	-	ns
データホールド時間	t_{DH}	図1	10	-	ns

リード動作シーケンス

HD44780からMPUへのデータの読み出し

項目	記号	測定条件	min.	max.	単位
イネーブルサイクル時間	t_{CYCE}	図2	1000	-	ns
イネーブルパルス幅 "High"レベル	PW_{EH}	図2	450	-	ns
イネーブル立ち上がり、立ち下がり時間	t_{Er}, t_{Ef}	図2	-	25	ns
セットアップ時間 RS, R/W -E	t_{AS}	図2	140	-	ns
アドレスホールド時間	t_{AH}	図2	10	-	ns
データ遅延時間	t_{DDR}	図2	-	320	ns
データホールド時間	t_{DHR}	図2	20	-	ns

●セグメント拡張信号タイミング特性

($V_{CC} = 5.0V \pm 10\%$, $GND = 0V$, $T_A = -20 \sim +75^\circ C$)

項目	記号	測定条件	min.	max.	単位
クロックパルス幅 "High"レベル	t_{CWH}	図3	800	-	ns
クロックパルス幅 "Low"レベル	t_{CWL}	図3	800	-	ns
クロックセットアップ時間	t_{CSU}	図3	500	-	ns
データセットアップ時間	t_{SU}	図3	300	-	ns
データ保持時間	t_{DH}	図3	300	-	ns
M遅延時間	t_{DM}	図3	-1000	1000	ns

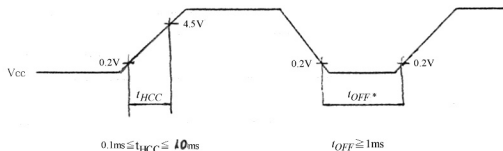
●内蔵リセット回路を使用するときの電源条件

($T_A = -20 \sim +75^\circ C$)

項目	記号	測定条件	min.	typ.	max.	単位
電源立ち上がり時間	t_{rcc}	-	0.1	-	10	ms
電源OFF時間	t_{OFF}	-	1	-	-	ms

以上の電源条件を満足しない場合には、内蔵リセット回路が正しく動作しませんので、インストラクションに

よる初期設定を行ってください (インストラクションによる初期設定参照)。



* t_{OFF} は電源の瞬断および電源がON/OFFを繰り返す場合に、電源がOFFしている時間を規定します。

■端子の機能

表1 端子機能説明表

信号名	本数	入出力	接続先	機能
RS	1	入力	MPU	レジスタを選択する信号 "0": インストラクションレジスタ (書き込み時) ビジフラグ; アドレスカウンタ (読み出し時) "1": データレジスタ (書き込み、読み出し)
R/W	1	入力	MPU	読出し (R)、書込み (W) 選択信号 "0": 書き込み "1": 読み出し
E	1	入力	MPU	動作起動信号、データの書き込み、読み出しの起動をかける信号です。
DB4~DB7	4	入出力	MPU	上位4本のデータバス。スリーステート双方向性です。MPUとHD44780とのデータの送受か、この線を通して行われます。また、DB _n はビジフラグとしても使用できます。

(次頁に続く)

信号名	本数	入出力	マモミ	機	能
DB ₀ ～DB ₃	4	入出力	MPU	下位4ビットのデータバス。スリーステート双方向性です。MPUとHD44780とのデータの送受が、この4ビットを通して行われます。4ビット動作のとき、この4ビットは使われません。	
CL ₁	1	出力	44100H	ドライバLSI HD44100Hに送られるシリアルデータDをラッチさせるクロックです。	
CL ₂	1	出力	44100H	シリアルデータDをシフトさせるクロックです。	
M	1	出力	44100H	液晶駆動波形の交流化のための切り替え信号です。	
D	1	出力	44100H	各コモン信号に対応する文字パターンデータが順次シリアルに送られます。 "0": 非選択、"1": 選択	
COM ₁ ～COM ₁₆	16	出力	液晶表示	コモン信号で、使用しないコモン信号はすべて非選択波形になります。すなわち、デューティ比1/2のときCOM ₉ ～COM ₁₆ は非選択波形、デューティ比1/3のときCOM ₁₂ ～COM ₁₆ は非選択波形になります。	
SEG ₁ ～SEG ₄₀	40	出力	液晶表示	セグメント信号	
V ₁ ～V ₅	5		電源	液晶表示駆動用電源	
V _{CC} 、GND	2		電源	V _{CC} : -5V、GND: 0V	
OSC ₁ 、OSC ₂	2			内部クロック発振用の抵抗またはセラミックフィルタを接続する端子です。外部よりクロックを入力する場合は、OSC ₁ に入力します。	

■各ブロック機能

(1) レジスタ

HD44780には、インストラクションレジスタ (IR) とデータレジスタ (DR) の2本の8ビットレジスタがあります。

IRは表示クリア、カーソルシフト等のインストラクションコードや表示データRAM (DD RAM) とキャラクタージェネレータRAM (CG RAM) のアドレス情報を記憶するためのレジスタです。IRはMPUから書き込めますが、読み出しはできません。

DRはDD RAM、CG RAMへ書き込むデータの一時記憶と、DD RAM、CG RAMから読み出されるデータの

一時記憶に使用されるレジスタです。MPUからDRに書き込まれたデータは、内部動作により、自動的にDD RAMまたはCG RAMに書き込まれます。また、DRはDD RAM、CG RAMからデータを読み出す場合のデータ記憶に使われます。アドレス情報がIRへ書き込まれると、内部動作により、DD RAMまたはCG RAMからデータがDRへ読み出されます。次のインストラクションでMPUがDRを読むことによって、MPUへのデータ転送が完了します。MPUがDRを読み出した後、次のアドレスのDD RAMまたはCG RAMのデータがDRへ読み出され、MPUからの次の読み出しに備えます。

この2つのレジスタは、レジスタセクタ (RS) 信号によって選択されます。

表2 レジスタ選択

RS	R/W	動作
0	0	IR書き込み、内部動作 (表示クリア等)
0	1	ビジフラグ (DB ₇) とアドレスカウンタ (DB ₆ ～DB ₀) 読出し
1	0	DR書き込み、内部動作 (DR → DD RAM または CG RAM)
1	1	DR読出し、内部動作 (DD RAM または CG RAM → DR)

(2) ビジフラグ (BF)

ビジフラグが"1"のときHD44780が内部動作中であることを示し、このときは次のインストラクションを受け付けません。ビジフラグは表2に示したようにRS=0、R/W=1の条件でDB₇に出力されます。ビジフラグが"0"であることを確認後、次のインストラクションを書き込む必要があります。

(3) アドレスカウンタ (AC)

アドレスカウンタ (AC) は、DD RAMとCG RAMの

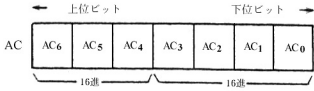
アドレスを与えるカウンタです。IRにアドレス設定のインストラクションを書き込むと、IRからACへアドレス情報が転送されます。同時にDD RAMとCG RAMのどちらかを選択するかもインストラクションにより決定されます。

DD RAMまたはCG RAMに表示データを書き込んだ (読み出した) 後、アドレスカウンタ (AC) は自動的に+1 (または-1) されます。アドレスカウンタ (AC) は、表2に示したようにRS=0、R/W=1の条件で

DB₀～DB₆に出力されます。

(4) 表示データRAM (DD RAM)

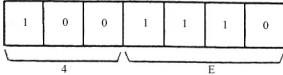
表示データRAM (DD RAM) は、8 ビットの文字コードで表わされる表示データを記憶するRAMです。容量は、80×8 ビットあり80文字分記憶できます。なお、表示データRAM (DD RAM) の内表示用として使用しない領域



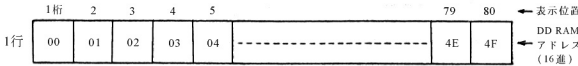
は、一般のデータRAMとして使用できます。DD RAM のアドレスと液晶表示上の表示位置は、下記の対応関係があります。

アドレスカウンタ(AC)にセットされるDD RAMのアドレス (Add) は、16進で表わされます。

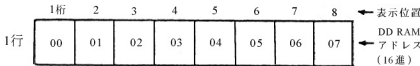
(例) DD RAM アドレス "4 E"



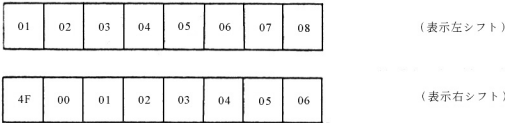
● 1行表示 (N=0) の場合



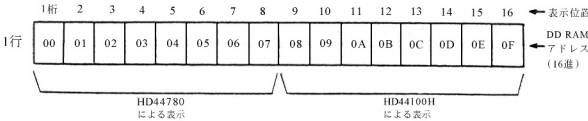
(a) 表示文字が80文字ない場合、先頭位置から表示されます。たとえば、HD44780を1個使用した8文字表示の場合、次のようになります。



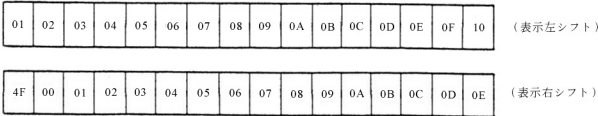
しかし、表示シフト動作を行わせるとDD RAM アドレスが次のように移動します。



(b) HD44780 1個とHD44100H 1個使用した16文字表示の場合、次のようになります。

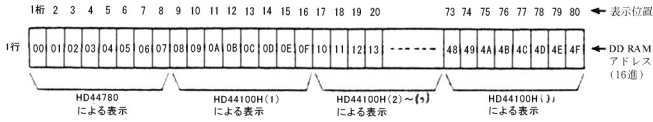


表示シフト動作を行わせるDD RAMのアドレスが次のように移動します。

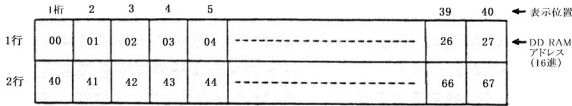


(c) HD44780 1個とHD44100Hを2個以上使用して表示桁数を増やした場合の表示位置とDD RAM アドレス関係は、(b)の延長として考えることができます。

HD44100Hを1個増やすごとに、表示桁数を3桁ずつ増やすことができますので、外部にHD44100Hを9個接続することにより最大80桁を表示できます。

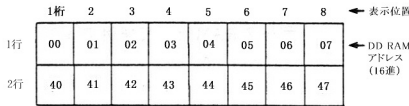


●2行表示(N=1)の場合

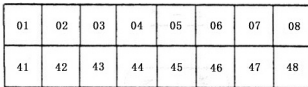


(a) 表示文字数が40文字×2行ない場合、先頭の方から2行表示されます。いずれの場合も1行目の最後と2行目の先頭のアドレスは連続しませんので注意

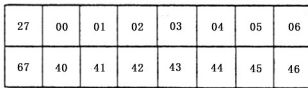
が必要です。たとえば、HD44780を1個使用した8文字×2行表示の場合は次のようになります。



表示シフトを行わせると、DD RAM アドレスは次のように移動します。

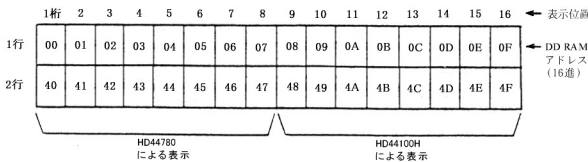


(表示左シフト)

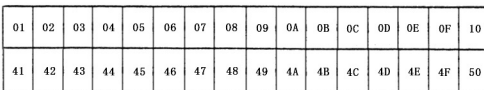


(表示右シフト)

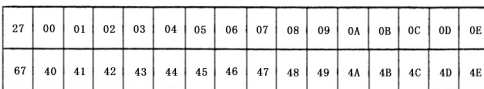
(b) HD44780 1個とHD44100H 1個使用した16文字×2行表示の場合、次のようになります。



表示シフトを行わせると、DD RAM アドレスは次のように移動します。



(表示左シフト)



(表示右シフト)

(c) HD44780 1個とHD44100Hを2個以上使用して、表示桁数を増やした場合の表示位置とDD RAM アドレスの関係は、(b)の延長として考えることができます。

HD44100Hを1個増やすごとに、表示桁数を8桁×2行ずつ増やすことができますので、外部にHD44100Hを4個接続することにより最大40桁×2行を表示できます。

1桁	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	33	34	35	36	37	38	39	40	← 表示位置		
1行	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13	-----	20	21	22	23	24	25	26	27	← DD RAM アドレス (16×7)
2行	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	51	52	53	-----	60	61	62	63	64	65	66	67	

HD44780 による表示 HD44100H(1) による表示 HD44100H(2,3) による表示 HD44100H(4) による表示

(5) キャラクタジェネレータROM (CG ROM)

キャラクタジェネレータROM (CG ROM) は、8ビットの文字コードから5×7ドットあるいは5×10ドットの文字パターンを発生するROMです。160種の5×7ドットの文字パターンと32種の5×10ドットの文字パターンを発生します。日立標準品 HD44780RA00 の文字コードと文字パターンとの対応は、表5に示すとおりです。なお、ユーザ希望の文字パターンへのROM変更も受け付けます。

(6) キャラクタジェネレータRAM (CG RAM)

キャラクタジェネレータRAM (CG RAM) は、ユーザ

がプログラムで自由に文字パターンを書き換えられるRAMです。5×7ドットの場合8種の文字を、5×10ドットの場合4種の文字を書き込むことができます。CG RAMに記憶されている文字パターンを表示するときは、表3に示した一番左側の文字コードをDD RAMに書き込んでください。

CG RAMアドレスとデータおよび表示されるパターンとの関係について、表4に示します。

表4に示したように表示に使用しない領域は、一般のデータRAMとして使用することができます。

■ 文字パターンの変更方法

● 文字パターン開発手順

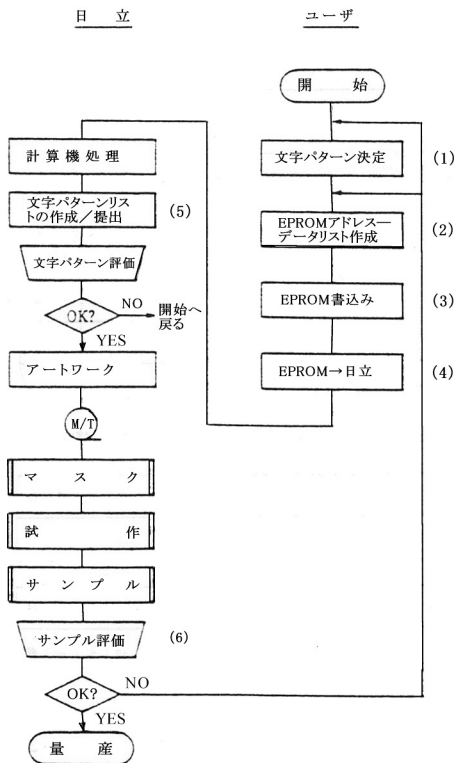


図 A 文字パターン開発手順

図Aの番号に従って以下に説明します。

1. 文字コード、文字パターンの対応関係を決定します。
2. EPROMのアドレスとデータの関係を表わすリストを作ります。
3. EPROMにプログラムします。
4. このEPROMを当社へ送ってください。
5. 当社にてEPROMを計算機処理し、文字パターンリストを作成しユーザに提出します。
6. 文字パターンリストに問題がなければ、当社にてLSIを試作してユーザにサンプルを提出します。

ユーザでサンプル評価を行ない、正しく文字パターンが書き込まれていることが確認されると量産が開始

されます。

●文字パターンプログラム方法

EPROM文字パターンをプログラムするときのアドレスとデータの対応関係について説明します。

LCD-IIのキャラクタジェネレータROMが発生できる文字パターンは5×7ドットが160種、5×10ドットが32種の計192種です。

(1) 5×7ドット文字パターン

5×7ドット文字パターンについてはEPROMアドレス・データと文字パターンの間に次のような対応があります。

表3 EPROMアドレスデータと文字パターン対応例(5×7ドット)

EPROMアドレス												データ							
A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
												0	0	0	1	1	1	1	0
												0	0	0	1	0	0	0	1
												0	1	0	1	0	0	0	1
0	1	0	1	0	0	1	0					0	1	1	1	1	1	1	0
												1	0	0	1	0	0	0	0
												1	0	1	0	0	1	0	0
												1	1	0	1	0	0	0	1
												1	1	1	0	0	0	0	0

文字コード
行位置

8行目(カーソル位置)のアドレスには、必ず"0"をプログラムする。

1. EPROMアドレスA₁₅—A₄が文字コードに対応する。
2. EPROMアドレスA₃—A₀は文字パターンの行位置を指定する。
3. EPROMデータD₇—D₀が、文字パターンのデータに対応する。
4. 表示の点灯(黒)が"1"に対応する。
5. 文字パターンの8行目(カーソル位置)には必ず"0"をプログラムする。
6. EPROMデータD₇—D₀は無関係。

2) 5×10ドット文字パターン

5×10ドット文字パターンについては、EPROMアドレス・データと文字パターンの間には、次のような対応があります。

表4 EPROMアドレス・データと文字パターン対応例(5×10ドット)

EPROMアドレス											データ				
A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	O ₄	O ₃	O ₂	O ₁	O ₀
								0	0	0	0	0	0	0	0
								0	0	1	0	0	0	0	0
								0	1	0	0	1	1	0	1
1	1	1	1	0	0	0	0	1	0	1	1	1	0	0	1
									1	0	0	1	0	0	0
									1	0	1	1	0	0	0
									1	1	0	0	1	1	1
									1	1	1	0	0	0	0
1	0	0	1	0	0	0	0	1	0	0	0	0	0	0	0
1	0	0	1	0	0	0	0	1	0	0	1	0	0	0	0
1	0	0	1	0	0	0	0	1	0	1	0	0	0	0	0

文字コード 行位置

11行目(カーソル位置)のアドレスには、必ず"0"をプログラムする。

- 注) 1. EPROMアドレスA₁₀~A₁が文字コードに対応する。ただし文字パターンの9行目以降はA₄、A₅を"0"とする。
2. EPROMアドレスA₁~A₀は文字パターンの行位置を指定する。
3. EPROMデータO₄~O₀が、文字パターンのデータに対応する。
4. 表示の点灯(黒)が、"1"に対応する。
5. 文字パターンの11行目(カーソル位置)には必ず"0"をプログラムする。
6. EPROMデータO₄~O₀は無関係。

3) 使用しない文字パターンの処理

(i) 文字パターン領域以外のアドレスのEPROMデータの処理

……キャラクタジェネレータROMによる表示は無関係なので"1"でも"0"でも良い。

(ii) CG RAMの領域に相当するアドレスのEPROMデータの処理

……キャラクタジェネレータROMによる表示は無関係なので"1"でも"0"でも良い。

(iii) ユーザが、LCD-IIの文字パターンをすべて使用しない場合のEPROMデータの処理

……次の2通りの処理の仕方があります。ユーザのアプリケーションに応じていずれかを選択してください。

① 使用しない文字パターンに何もプログラムしない場合

……使用しない文字コードがLCD-IIのDD RAMに書き込まれると全ドット点灯します(何もプログラムしない)ことは、全ドット点灯の文字パターンに相当します。これは、EPROMが消去された状態では、データがすべて"1"になっているからです。

② 使用しない文字パターンに"0"をプログラムする場合

……使用しない文字コードがLCD-IIのDD RAMに書き込まれても何も表示されません(スペースに相当)。

表6 CG RAM アドレスと文字コード(DD RAM)および文字パターン
(CG RAMのデータ)との関係

(a) 文字パターン 5×7ドットのとき

文字コード(DD RAMデータ)								CG RAMアドレス				文字パターン(CG RAMデータ)								
7 6 5 4 3 2 1 0				5 4 3 2 1 0				7 6 5 4 3 2 1 0												
← 上位ビット				下位ビット				← 上位ビット				下位ビット								
0 0 0 0 * 0 0 0 0								0 0 0 0				* * * 1 1 1 1 0				文字パターン例 (1)				
												↑					1 0 0 0 1			
												↑					1 0 0 0 1			
												↑					1 1 1 0 0			
												↑					1 0 1 0 0			
												↑					1 0 0 1 0			
												↑					1 1 0 0 1			
												↑					* * * 0 0 0 1			
0 0 0 0 * 0 0 0 1								0 0 1 0				* * * 1 0 0 0 1				文字パターン例 (2)				
												↑					0 1 0 1 0			
												↑					1 1 1 1 1			
												↑					0 0 1 0 0			
												↑					1 1 1 1 1			
												↑					0 0 1 0 0			
												↑					0 0 1 0 0			
												↑					* * * 0 0 0 0			
0 0 0 0 * 1 1 1 1								1 1 1 1				* * * *								
												↑								
												↑								
												↑								
												↑								
												↑								
												↑								
												↑					* * * *			

* 無効(Don't Care)

- 注) 1 文字コードビット 0~2 と CG RAM アドレスビット 3~5 が対応します(3ビット : 3ドット)。
 2 CG RAM アドレスビット 0~2 が、文字パターンの行位置を指定します。
 8行目はカーソル位置で、カーソルと論理和をとって表示されます。
 したがってカーソル表示を行う場合には、カーソルの表示位置に相当する 8行目のデータを0にしておく必要があります。
 3 文字パターンの列位置は、CG RAM データビット 0~4 と対応し、図示の位置関係(ビット 4 が左端)となります。
 CG RAM データビット 5~7 は、表示に表われませんが、メモリは存在しているので一枚のデータ RAM として使えます。
 4 表 3.4 に示したように、CG RAM の文字パターンは文字コードビット 4~7 がすべて "0" で選ばれます。しかし、文字コードビット 3 は無効のビットになっていますので、たとえば、文字パターン例の "R" 表示は文字コード "00" (16進) または "08" (16進) で選ばれます。
 5 CG RAM データ "1" が表示上の選択、"0" が非選択に対応します。

送られ、表示桁数の拡張に使われます。

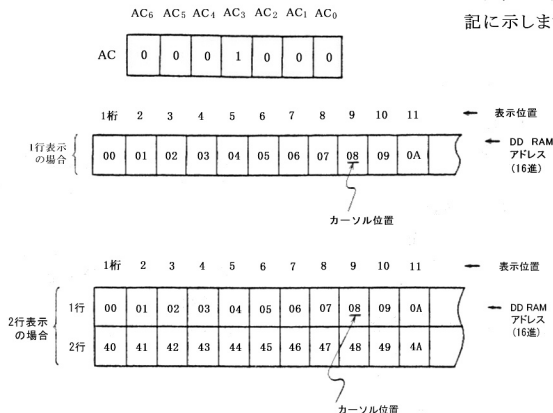
シリアルデータは、常に表示データ RAM (DD RAM) の最後のアドレスに相当する表示データの文字パターンから送られ、先頭のアドレスに相当する表示データの文字パターンが内部シフトレジスタに入ったところでラッチされるのでHD44780が先頭の表示を駆動し、HD44100

Hを追加するたびに後のアドレスに相当する表示を出すことができます。

(9) カーソル・ブリンク制御回路

カーソルおよびブリンク(点滅)を発生させる回路です。カーソルおよびブリンクは、アドレスカウンタ(AC)に設定されている表示データ RAM(DD RAM)のアドレスに相当する桁に発生します。

アドレスカウンタが(08)₁₆の場合のカーソル位置を下記に示します。



注) アドレスカウンタ (AC) がキャラクタジェネレータ RAM (CG RAM) を選択している場合にも、カーソルおよびブリンクは発生します。しかし、そのカーソル、ブリンクは意味のあるものではありません。AC が CG RAM のアドレスになっている場合には、意味のない位置にカーソル、ブリンクが表示されます。

■ MPU とのインタフェース機能

HD44780は、4/8ビット両方の MPU にインタフェースできるようにデータ転送は、4ビット2回または8ビット1回のどちらでも行えます。

(1) インタフェースデータ長が4ビットのときは、DB₄~DB₇のバス4本のみでデータ転送が行われ、DB₀~DB₃は使われません。4ビットのデータ転送が2回行われることにより、MPU との間のデータ転送が終了します。データ転送の順序は、初めに上位4ビット(イ

ンタフェースデータ長が8ビットのときのDB₄~DB₇の内容)の転送が行われ、次に下位4ビット(インタフェースデータ長が8ビットのときのDB₀~DB₃の内容)の転送が行われます。

ビジーフラグのチェックは、4ビット2回のデータ転送(1つのインストラクション)が終わった後で行います。そのときは、ビジーフラグ、アドレスカウンタのデータも4ビットごとに2回に分けて出力されます。

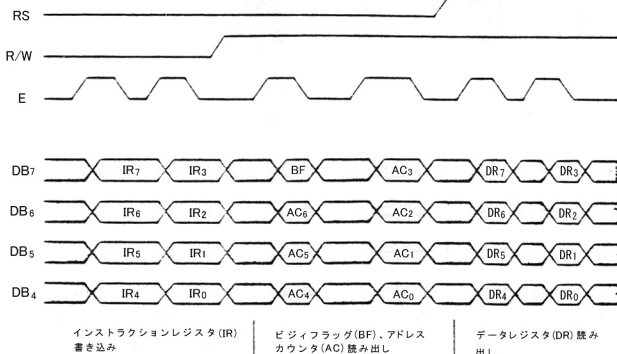


図 4 4ビットデータ転送の例

- (2) インタフェースデータ長が8ビットのときは、DB₀～DB₇のデータバス8本でデータ転送が行われます。

■リセット機能

●内蔵リセット回路による初期設定

HD44780は、電源投入時に自動的に初期設定(リセット)を行います(内蔵リセット回路)。初期設定では次のインストラクションを実行します。初期設定が終了するまでは、ビジフラグ(BF)がビジ状態になっています(BF=1)。ビジフラグがビジ状態になっている時間は、Vccが4.5Vに達してから10msの間です。

- (1) 表示クリア
DL=1: インタフェースデータ長8ビット
N=0: 1行表示
F=0: 文字フォント5×7ドット
- (3) 表示オン/オフコントロール
D=0: 表示オフ
C=0: カーソルオフ
B=0: プリントオフ
- (4) エントリモードセット
I/D=1: +1 (インクリメント)
S=0: シフトしない

注) 「内蔵リセット回路を使用するときの電源条件」に記載されている電源条件が満足されない場合は、内蔵リセット回路が正しく動作せず、初期設定が行われません。

この場合には「インストラクションによる初期設定」に基づいて、MPUによる初期設定を行ってください。

■インストラクション

●概要

HD44780をMPUから制御するとき、直接制御できるのはインストラクションレジスタ(IR)とデータレジスタ(DR)の2つのレジスタだけです。HD44780の内部動作に比べ、スピードの異なる各種のMPUあるいは周辺制御ICとインタフェースできるようにここで一旦制御情報を記憶して、内部動作を起動します。MPUから送られる信号によって内部動作が決定されますので、レジスタ選択信号(RS)、読出し/書込み信号(R/W)とデータバス信号(DB₀～DB₇)を含めてインストラクションとここでは呼びます。

インストラクションの一覧表と各インストラクション

の実行時間を表7に示します。

詳細内容は次項以降で説明しますが、大きく分けると次の4種類のインストラクションがあります。

- (1) 表示方式、データ長などHD44780の機能を設定するインストラクション
- (2) 内部RAMのアドレスを与えるインストラクション
- (3) 内部RAMとのデータ送受を行うインストラクション
- (4) 上記以外のインストラクション

通常の使用状態では表示データを送る(3)のインストラクションが最もひんぱんに使われるはずですが、HD44780の内部RAMのアドレスはデータ書き込み後、自動的に+1(または-1)する構成をとっていますから、MPUのプログラムの負担が少なくなります。特に、表示シフトは表示データ書き込みと同時に進行ことができ、時間的にもプログラム上からも非常に効率のよいシステムを構成できます。

シフト機能については、表9に表示との対応をとって説明していますので参照してください。

インストラクションを実行しているとき(内部動作中)は、ビジフラグ/アドレス読出しインストラクション以外のインストラクションを送っても実行しません。実行中はビジフラグが“1”になっていますので、これをチェックしながらMPUからインストラクションを送る必要があります。

注1 MPUからHD44780にインストラクションを送る場合には、HD44780がビジ状態でないこと(BF=0)を確認してから行う必要があります。ビジフラグをチェックしないでインストラクションを送る場合には、インストラクションを送った後、次のインストラクションを送るまでの時間を、インストラクション実行時間よりも十分長く取る必要があります。

各インストラクションの実行時間は、表7インストラクション一覧表を参照してください。

2 CG RAM/DD RAMデータ書込み命令、CG RAM/DD RAMデータ読出し命令の実行後は、RAMのアドレスカウンタが+1か-1に更新されます。その際、アドレスカウンタの更新はビジフラグがオフした後に行われます。ビジフラグがオフしてからアドレスカウンタが更新されるまでの時間を t_{ADD} とします。

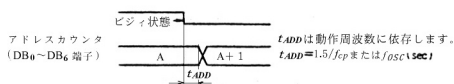
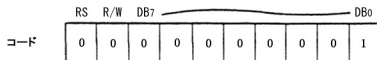


表7 インストラクション一覧表

インストラクション	コ ー ド											説 明	実 行 時 間 (max) (f_{cp} または $f_{osc} = 250kHz$ のとき)
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0			
表示クリア (Clear Display)	0	0	0	0	0	0	0	0	0	0	1	全表示クリア後、アドレスカウンタに DD RAM の 0 番地をセットします。	1.64ms
カーソルホーム (Return Home)	0	0	0	0	0	0	0	0	0	1	*	アドレスカウンタに DD RAM の 0 番地をセットします。シフトしていた表示ももとへもどします。DD RAM の内容は変化しません。	1.64ms
エントリモードセット (Entry Mode Set)	0	0	0	0	0	0	0	1	I/D	S		カーソルの進む方向、表示をシフトするかどうかの設定を行います。データ書き込みおよびデータ読み出し時に上記動作が行われます。	40 μ s
表示オン/オフコントロール (Display ON/OFF Control)	0	0	0	0	0	0	1	D	C	B		全表示のオン/オフ(D)、カーソルのオン/オフ(C)、カーソル位置の文字のプリンク(B)をセットします。	40 μ s
カーソル/表示シフト (Cursor or Display Shift)	0	0	0	0	0	1	S/C	R/L	*	*		DD RAM の内容を変えずカーソルの移動、表示のシフト動作を行います。	40 μ s
ファンクションセット (Function Set)	0	0	0	0	1	DL	N	F	*	*		インタフェースデータ長(DL)、表示行数(N)、文字フォント(F)を設定します。	40 μ s
CG RAM アドレスセット (Set CG RAM Address)	0	0	0	1	ACG							CG RAM のアドレスをセットします。このあと送受するデータは、CG RAM のデータです。	40 μ s
DD RAM アドレスセット (Set DD RAM Address)	0	0	1	ADD							DD RAM のアドレスをセットします。このあと送受するデータは、DD RAM のデータです。	40 μ s	
ビジーフラグ/アドレス読み出し (Read Busy Flag & Address)	0	1	BF	AC							内部動作中を示すビジーフラグ (BF) およびアドレスカウンタの内容を読み出します。	0 μ s	
CG RAM/DD RAM データ書き込み (Write Data to CG or DD RAM)	1	0	Write Data							DD RAM または CG RAM にデータを書き込みます。	40 μ s $t_{ADD} = 6\mu$ s (注2)		
CG RAM/DD RAM データ読み出し (Read Data from CG or DD RAM)	1	1	Read Data							DD RAM または CG RAM からデータを読み出します。	40 μ s $t_{ADD} = 6\mu$ s (注2)		
I/D = 1: インクリメント, I/D = 0: デクリメント, S = 1: 表示のシフトを伴います。 S/C = 1: 表示のシフト, S/C = 0: カーソルの移動, R/L = 1: 右シフト, R/L = 0: 左シフト, DL = 1: 8ビット, DL = 0: 4ビット, N = 1: 2行, N = 0: 1行, F = 1: 5×10ドット, F = 0: 5×7ドット, BF = 1: 内部動作中, BF = 0: インストラクション受け付け可											DD RAM: 表示データRAM CG RAM: キャラクタジェネレータRAM ACG: CG RAM のアドレス ADD: DD RAM のアドレス, カーソル番地に対応します。 AC: アドレスカウンタで, DD RAM, CG RAM の両方に使います。	周波数に変化すると実行時間も変化します, (例) f_{cp} または $f_{osc} = 270kHz$ のとき $40\mu s \times \frac{250}{270} = 37\mu s$	

●詳細説明

(1) 表示クリア (Clear Display)



DD RAM の全アドレスにスペースコード "20" (16進) を書き込みます。

したがって ROM 書換えの場合に "20" コードがスペースとなるようにしてください。

アドレスカウンタに DD RAM アドレスの 0 番地をセットします。また、表示もシフトしていた場合、もとの

位置にもどります。すなわち、表示が消えて、カーソルまたはプリンクが表示されているときは、表示の左端(2行表示の場合 1 行目の左端)に移動します。エントリモードの I/O をインクリメントにセットします。S は変化しません。

(2) カーソルホーム (Return Home)

	RS	R/W	DB7						DB0	
コード	0	0	0	0	0	0	0	0	1	*

* 無効 (Don't Care)

アドレスカウンタに DD RAM アドレスの 0 番地をセットします。表示もシフトしていた場合、もとの位置にもどります。DD RAM の内容は変化しません。カー

(3) エントリーモードセット (Entry Mode Set)

	RS	R/W	DB7						DB0		
コード	0	0	0	0	0	0	0	0	1	I/D	S

I/D: 文字コードを DD RAM に書き込み、または読み出したとき、DD RAM のアドレスを +1 (I/D = 1) または -1 (I/D = 0) します。+1 のときはカーソルまたはブリンクは右に移動します。-1 のときはカーソルまたはブリンクは左に移動します。CG RAM に書き込み、読み出しの場合も同様です。

S: S = 1 のとき DD RAM への書き込み時に表示全体を左右どちらかにシフトします。I/D = 1

(4) 表示オン/オフコントロール (Display ON/OFF Control)

	RS	R/W	DB7						DB0		
コード	0	0	0	0	0	0	0	1	D	C	B

D: D = 1 のとき表示をオンさせ、D = 0 のとき表示をオフさせます。D = 0 による表示オフの場合、表示データは DD RAM に残っているの、D = 1 とすればすぐに表示できます。

C: C = 1 のときカーソルを表示し、C = 0 のときカーソルは表示しません。

カーソルが消えても表示データ書き込み時、I/D 等の機能は変わりません。5 × 7 ドットの文字フォントを選んだときカーソルは 8 行目に、5 × 10 ドットの場合 11 行目に 5 個のドットで表



文字フォント 5×7 ドット

文字フォント 5×10 ドット

交互に表示

(A) カーソル表示例

(B) ブリンク表示例

ソルまたはブリンクが表示されているときは、表示の左端 (2 行表示の場合は 1 行目の左端) に移動します。

のとき表示全体を左にシフトし、I/D = 0 のとき右にシフトします。したがって、カーソルの位置は止まって見え、表示だけ動いたように見えます。なお、DD RAM からの読み出しのときは表示のシフトは行いません。また、CG RAM の書き込み、読み出しのときにも表示のシフトは行いません。

S = 0 のときはシフトしません。

示されます。

B: B = 1 のときカーソル位置に相当する文字がブリンク (点滅) し続けます。ブリンクは、全ドット黒 ← 表示文字を f_{cp} または $f_{osc} = 250\text{kHz}$ のとき、409.6ms ごとに切り替え表示して行います。カーソルとブリンクは同時に設定できます。

(ブリンク (点滅) 周波数は、 f_{cp} または f_{osc} の逆数に比例して変化します。 $f_{cp} = 270\text{kHz}$ のとき $409.6 \times \frac{250}{270} = 379.2\text{ms}$ となります。)

(5) カーソル/表示シフト (Cursor or Display Shift)

	RS	R/W	DB7						DB0			
コード	0	0	0	0	0	0	0	1	S/C	R/L	*	*

* 無効 (Don't Care)

表示データを書き込み、読み出しせずにカーソル位置、あるいは表示を左右にシフトします。表示の修正、検索に使えます。2 行表示の場合には、1 行から 2 行目へのカーソルの移動は、1 行目の 40 桁目の次に行われます。

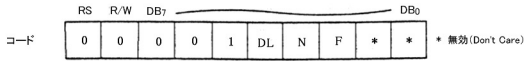
また、表示シフトは 1 行目と 2 行目が同時に行われますのでご注意ください。表示シフトをくり返したときには、2 行目の表示が 1 行目に移動することではなく、各行の中で同じ表示が移動するだけです。

S/C R/L

- 0 0 カール位置を左にシフトします (ACを-1します)。
- 0 1 カール位置を右にシフトします (ACを+1します)。
- 1 0 表示全体を左にシフトします。カールは表示について動きません。
- 1 1 表示全体を右にシフトします。カールは表示について動きません。

表示シフトのみを行った場合には、アドレスカウンタ (AC) の内容は変化しません。

(6) ファンクションセット (Function Set)



DL: インタフェースデータ長を設定します。DL = 1 のとき 8 ビット (DB7~DB0), DL = 0 のとき 4 ビット (DB3~DB0) でデータを送受します。4 ビットを選択したとき 2 回のデータの送受が必要です。

N: 表示の行数を設定します。

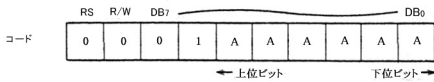
F: 文字のフォントを設定します。

〈注意〉 ファンクションは、すべてのインストラクション (「ビジーフラグ/アドレス読み出し」を除く) に優先してプログラムの先頭で実行してください。以後、他のインストラクションを実行した後、インタフェースデータ長を変更する以外のファンクションセット命令を実行することはできません。

NF	表示行数	文字フォント	デューティ比	備考
00	1	5×7ドット	1/8	
01	1	5×10ドット	1/11	
1*	2	5×7ドット	1/6	文字フォント 5×10ドットの 2行表示はできません。

* 無効 (Don't Care)

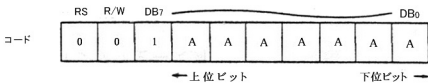
(7) CG RAM アドレスセット (Set CG RAM Address)



AAAAAAAA の 2 進で表わされる CG RAM のアドレスカウンタに設定され、以降の MPU からの書き込み、読み出しデータは CG RAM に関して行われます。

読み出しデータは CG RAM に関して行われます。

(8) DD RAM アドレスセット (Set DD RAM Address)



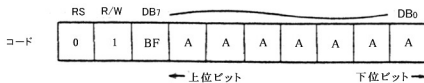
AAAAAAAA の 2 進で表わされる DD RAM のアドレスがアドレスカウンタに設定され、以降の MPU からの書き込み、読み出しデータは DD RAM に関して行われます。

"00" ~ "4F" (16進) です。

N = 1 (2 行表示) のとき AAAAAAAAA は 1 行目は "00" ~ "27" (16進), 2 行目は "40" ~ "67" (16進) です。

ただし、N = 0 (1 行表示) のとき AAAAAAAAA は

(9) ビジーフラグ/アドレス読み出し (Read Busy Flag & Address)

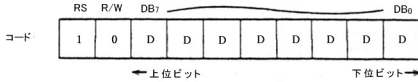


以前に受けたインストラクションによって内部動作中であることを表わすビジーフラグ (BF) 信号を読み出します。BF = 1 のとき内部動作中であることを示し、次のインストラクションは BF = 0 となるまで受け付けられないので、BF = 0 を確認後次の書き込みを行う必要があります。

あります。

同時に AAAAAAAAA の 2 進で表わされるアドレスカウンタの値を読み出します。アドレスカウンタは、CG RAM、DD RAM の両方に使われ、これ以前の命令の制定で決まります。アドレスの内容は(7)、(8)項と同様です。

(10) CG RAM/DD RAMデータ書き込み (Write Data to CG or DD RAM)

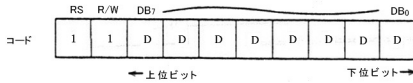


2進8ビットのデータ DDDDDDDD を CG RAM または DD RAM に書き込みます。

CG RAMか DD RAMかはこれ以前の指定(CG RAM アドレスセットか DD RAM アドレスセット)によって決

まります。書き込み後、アドレスはエントリモードにしたがって自動的に+1または-1されます。表示シフトも同様に、エントリモードにしたがいます。

(11) CG RAM/DD RAMデータ読み出し (Read Data from CG or DD RAM)



2進8ビットのデータ DDDDDDDD を CG RAM または DD RAM から読み出します。

CG RAMか DD RAMかは、これ以前の指定によって決まります。なお、この読み出し命令は、この直前にCG RAMアドレスセット命令か、DD RAMアドレスセット命令を必ず実行する必要があります。もし、これを行わなかったとき、1回目の読み出しデータは無効のデータになり、連続して読み出し命令を実行する場合には、2回目の読み出しから次のアドレスの正常データが読まれます。ただし、カーソルシフト命令により、カーソルを移動した場合には、読み出し命令の直前にアドレスセット命令を実行する必要はありません(DD RAMの読み

出しの場合のみ)。カーソルシフト命令は、DD RAMのアドレスセット命令と同一の働きをします。

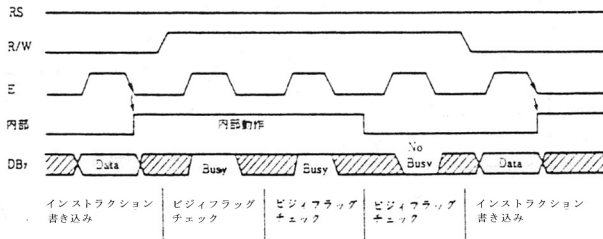
読み出し後、アドレスはエントリモードにしたがって自動的に+1または-1されます。しかし、表示のシフトは、エントリモードにかかわらず行われません。

(注) CG RAM/DD RAMデータ書き込み命令の実行後は、アドレスカウンタ(A/C)は自動的に+1または-1されますが、この直後に読み出し命令を実行しても、そのときのアドレスカウンタの指すRAMの内容は読み出されません。正しいデータが読み出される条件は、直前に、アドレスセット命令を実行するか、カーソルシフト命令を実行するか(DD RAMの場合のみ)、連続して読み出し命令を実行する場合の2回目以降の場合です。

■HD44780の使い方

●MPUとのインタフェース

(1) 8ビットMPUとのインタフェース



② PIAを介して8ビットMPUに接続する場合

PIAまたはI/Oポート(チップマイクロコンピュータの場合)を介して接続する場合の例を図6に示します。

インタフェースは、TTLコンパチブル入力および出力です。

図の例ではPB₀~PB₇をデータバスDB₀~DB₇に、PA₀~PA₂をそれぞれE、R/W、RSに接続しています。PIAを介する場合、特にE信号と他信号の時間関係に注意してデータを書き込み、読み出してください。

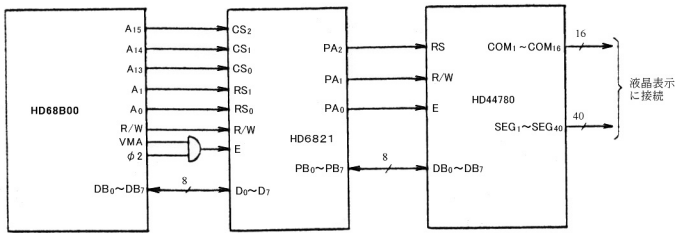
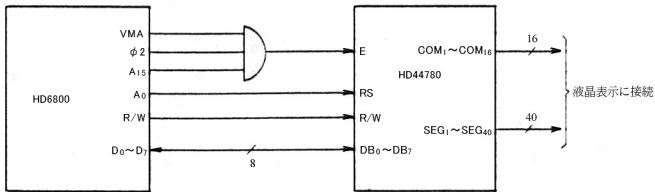
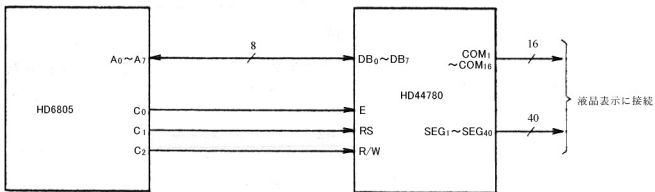


図6 PIA (HD6821) を使ってHD68B00と接続した例

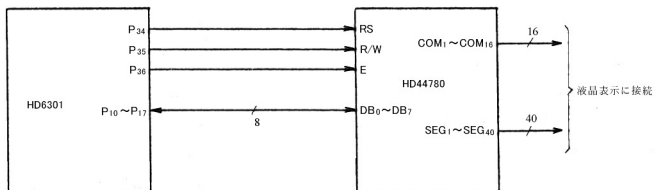
② 8ビットMPUのバスラインに直結する場合



③ HD6805とのインタフェース例



④ HD6301とのインタフェース例



(2) 4ビットMPUとのインタフェース

4ビットMPUとの接続は、4ビットMPU I/Oポートを介して行うことができます。I/Oポートに余裕がある

場合、データを8ビットでやりとりできますが、余裕のない場合には、4ビット2回に分けてデータ転送することが可能です（インタフェースデータ長4ビット指定）。

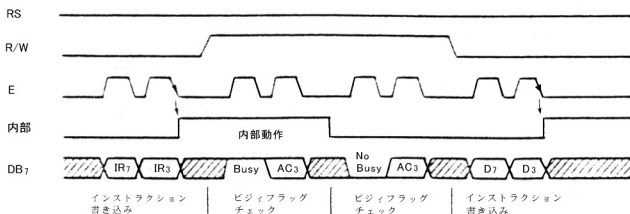


図7 4ビットデータ転送のタイミングシーケンス例

その場合、タイミングシーケンスは多少複雑になります(図7参照)。

図8にHMCS43Cとの接続例を示します。
データは送るために2サイクル必要ですが、
ビジィフラグのチェックにも2サイクル必要
ですので注意してください。4ビット動作の選
択はプログラムで行います。

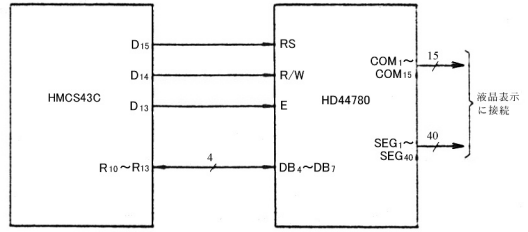


図8 HMCS43Cとの接続例

●液晶表示とのインタフェース

(1) 文字フォントと行数

HD44780は、文字フォントとして5×7ドットと5×10ドットの2種類、各カーソルを付けて表示できます。

表示行数は5×7ドットの場合2行まで、5×10ドットの場合は1行しか表示できません。したがって、コモン信号数は下記の3通りとなります。

行数	文字フォント	コモン信号数	デューティ比
1	5×7 ドット+カーソル	8	1/8
1	5×10 ドット+カーソル	11	1/11
2	5×7 ドット+カーソル	16	1/16

行数と文字フォントの選択は、プログラムで行うこと
(2) HD44780と液晶表示との接続

ができます(表7 インストラクション一覧表参照)。

図9に接続例を示します。

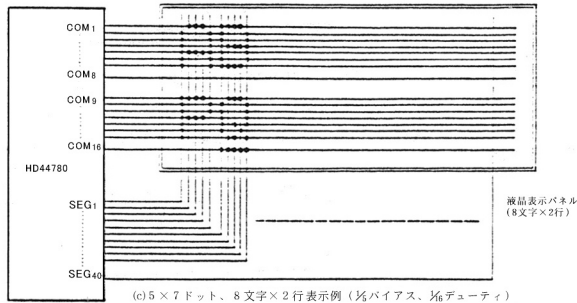
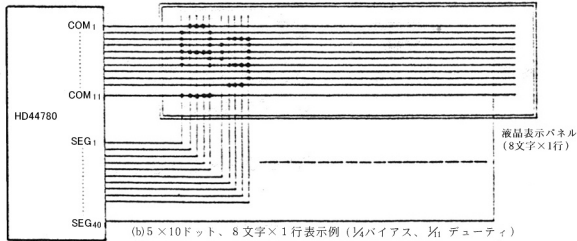
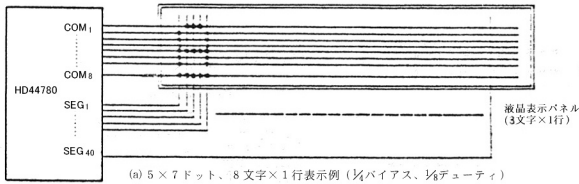


図9 HD44780と液晶表示との接続例